

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 277/036

In re patent application of

Woon-bae KIM, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: METHOD FOR MANUFACTURING MICRO ELECTRO-MECHANICAL SYSTEMS  
USING SOLDER BALLS

**CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA. 22313-1450

Sir:


The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 2003-11398, filed February 24, 2003.

Respectfully submitted,

February 23, 2004  
Date

  
Eugene M. Lee  
Reg. No. 32,039  
Richard A. Sterba  
Reg. No. 43,162

LEE & STERBA, P.C.  
1101 Wilson Boulevard Suite 2000  
Arlington, VA 20009  
Telephone: (703) 525-0978



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0011398  
Application Number

출원 년 월 일 : 2003년 02월 24일  
Date of Application FEB 24, 2003

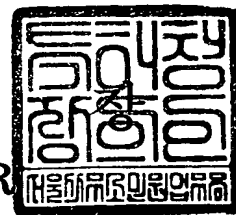
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003      년      08      월      22      일

특      허      청

COMMISSIONER





1020030011398

출력 일자: 2003/8/28

【서지사항】

【서류명】	명세서 등 보정서
【수신처】	특허청장
【제출일자】	2003.05.22
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【사건과의 관계】	출원인
【대리인】	
【성명】	정홍식
【대리인코드】	9-1998-000543-3
【포괄위임등록번호】	2003-002208-1
【사건의 표시】	
【출원번호】	10-2003-0011398
【출원일자】	2003.02.24
【심사청구일자】	2003.02.24
【발명의 명칭】	슬더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법
【제출원인】	
【접수번호】	1-1-2003-0062919-71
【접수일자】	2003.02.24
【보정할 서류】	명세서등
【보정할 사항】	
【보정대상 항목】	별지와 같음
【보정방법】	별지와 같음
【보정내용】	별지와 같음
【취지】	특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에의하여 위와 같 이 제출합니다. 대리인 정홍식 (인)

1020030011398

출력 일자: 2003/8/28

【수수료】

【보정료】 0 원

【추가심사청구료】 0 원

【기타 수수료】 0 원

【합계】 0 원

【보정대상항목】 청구항 20

【보정방법】 정정

【보정내용】

제 11항에 있어서,

상기 (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.



1020030011398

출력 일자: 2003/8/28

【서지사항】

【서류명】	명세서 등 보정서
【수신처】	특허청장
【제출일자】	2003.02.28
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【사건과의 관계】	출원인
【대리인】	
【성명】	정홍식
【대리인코드】	9-1998-000543-3
【포괄위임등록번호】	2003-002208-1
【사건의 표시】	
【출원번호】	10-2003-0011398
【출원일자】	2003.02.24
【심사청구일자】	2003.02.24
【발명의 명칭】	슬더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법
【제출원인】	
【접수번호】	1-1-03-0062919-71
【접수일자】	2003.02.24
【보정할 서류】	명세서등
【보정할 사항】	
【보정대상 항목】	별지와 같음
【보정방법】	별지와 같음
【보정내용】	별지와 같음
【취지】	특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에 의하여 위와 같 이 제출합니다. 대리인 정홍식 (인)

1020030011398

출력 일자: 2003/8/28

【수수료】

【보정료】 0 원

【추가심사청구료】 0 원

【기타 수수료】 0 원

【합계】 0 원

【보정대상항목】 청구항 8

【보정방법】 정정

【보정내용】

제 1항에 있어서,

상기 (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

【보정대상항목】 청구항 9

【보정방법】 정정

【보정내용】

제 1항에 있어서,

상기 (c)단계에서, 상기 언더 범프 메탈은 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.



【보정대상항목】 청구항 10

【보정방법】 정정

【보정내용】

제 1항에 있어서,

상기 (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

【보정대상항목】 청구항 18

【보정방법】 정정

【보정내용】

제 11항에 있어서,

상기 (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

【보정대상항목】 청구항 19

【보정방법】 정정

【보정내용】

제 11항에 있어서,

상기 (d)단계에서, 상기 언더 범프 메탈 및 상기 비아 사이드 메탈은 각각 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

【보정대상항목】 청구항 20

【보정방법】 정정

【보정내용】

제 1항에 있어서,

상기 (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.



1020030011398

출력 일자: 2003/8/28

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.02.24
【발명의 명칭】	솔더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법
【발명의 영문명칭】	Manufacturing method of micro electro mechanical system using solder ball
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	정홍식
【대리인코드】	9-1998-000543-3
【포괄위임등록번호】	2003-002208-1
【발명자】	
【성명의 국문표기】	김운배
【성명의 영문표기】	KIM,WOON BAE
【주민등록번호】	650901-1029825
【우편번호】	442-745
【주소】	경기도 수원시 팔달구 영통동 황골마을 풍림아파트234동1101호
【국적】	KR
【발명자】	
【성명의 국문표기】	좌성훈
【성명의 영문표기】	CHOA,SUNG HOON
【주민등록번호】	600617-1046519
【우편번호】	120-771
【주소】	서울특별시 서대문구 홍은1동 벽산아파트 102-1005
【국적】	KR
【발명자】	
【성명의 국문표기】	최민석
【성명의 영문표기】	CHOI,MIN SEOG

【주민등록번호】 690109-1646414  
【우편번호】 138-040  
【주소】 서울특별시 송파구 풍납동 395-18 (102호)  
【국적】 KR  
【심사청구】 청구  
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 정홍식 (인)  
【수수료】  
【기본출원료】 20 면 29,000 원  
【가산출원료】 10 면 10,000 원  
【우선권주장료】 0 건 0 원  
【심사청구료】 20 항 749,000 원  
【합계】 788,000 원  
【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

솔더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법이 개시된다. 본 마이크로 전자 기계 시스템의 제조 방법은 반도체 기판 상부에 절연막을 형성하는 단계, 절연막 상부에 구조층을 형성하고 식각하는 단계, 구조층 상부의 소정 위치에 언더 범프 메탈을 패터닝하여 형성하는 단계, 유리 기판에 구조층의 언더 범프 메탈에 상응하는 위치에 상부 지름이 하부 지름보다 큰 비아홀을 형성하고, 유리 기판이 구조층의 구조물을 보호하는 진공실을 형성하면서 구조층의 상부에 접착되는 단계, 및 비아홀로 솔더볼을 배치하고 용융하여 언더 범프 메탈과 솔더볼이 결합하는 단계를 포함한다. 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법에 따르면, 솔더볼과 언더 범프 메탈이 용융하여 결합하므로써 마이크로 전자 기계 시스템과 외부의 전기 구성요소의 전기적으로 연결하고 리크를 방지하여 성능이 우수한 마이크로 전자 기계 시스템을 제공할 수 있다.

**【대표도】**

도 2

**【색인어】**

마이크로 전자 기계 시스템, 솔더볼, 비아홀

**【명세서】****【발명의 명칭】**

솔더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법 {Manufacturing method of micro electro mechanical system using solder ball}

**【도면의 간단한 설명】**

도 1은 종래의 마이크로 전자 기계 시스템을 도시한 단면도,

도 2는 본 발명에 따라 제조된 마이크로 전자 기계 시스템의 일 실시예를 도시한 단면도,

도 3은 도 2에 도시된 마이크로 전자 기계 시스템 중 솔더볼 대신 솔더 페이스트를 디스펜싱한 것을 도시한 단면도,

도 4는 본 발명에 따라 제조된 마이크로 전자 기계 시스템의 다른 일 실시예를 도시한 단면도,

도 5는 본 발명에 따라 제조되어 다이싱된 마이크로 전자 기계 시스템의 일 실시예를 도시한 사시도,

도 6a 내지 도 6f는 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법의 일 실시예의 과정을 도시한 단면도,

도 7은 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법의 일 실시예를 도시한 흐름도, 및

도 8은 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법의 다른 일 실시예를 도시한 흐름도이다.

## {주요한 도면 부호의 설명}

100: 반도체 기판

200: 절연막

300: 구조층

400: 유리 기판

401: 진공실

500a: 언더 범프 메탈

500b:비아 사이드 메탈

600: 비아홀

700: 솔더볼

800: PCB

900: 솔더 페이스트

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 솔더볼을 이용한 마이크로 전자 기계 시스템의 제조 방법에 관한 것이다. 상세하게는, 자이로스코프 센서와 같은 각속도 센서 및 가속도 센서, 압력 센서 등과 기타 웨이퍼 레벨 패키징이 가능한 소자 등에 있어서 그 내부의 구조물과 외부의 전기적 구성 요소와의 전기적 연결을 효과적으로 달성하고, 구조물의 보호를 위해 진공실로의 외부 대기의 침투를 효과적으로 방지할 수 있는 마이크로 전자 기계 시스템의 제조 방법에 대한 것이다.

<17> 실리콘 마이크로 기계 기술에 의해서 각속도 센서, 가속도 센서 등과 같은 마이크로 전자 부품을 생산하는 것은 널리 알려져 있다. 예를 들면, 이러한 마이크로 전자 부품은 실리콘 기판, 실리콘 기판의 상부 및 하부 표면에 각각 접착된

유리 기판을 포함한다. 각속도 탐지를 위한 구조물은 실리콘 기판에 형성되고, 이러한 구조물은 두 유리 기판에 의해서 봉합된다.

<18> 일본 공개 특허 평 10-213441호는 상기와 같은 방법을 이용하여 마이크로 전자 부품을 회로 기판의 표면에 실장하는 발명을 개시하고 있다. 이러한 회로 기판을 소형으로 제작하기 위해서는 마이크로 전자 부품의 실장되는 표면을 축소하는 것이 필수적이다. 이를 위해서, 상부의 유리 기판을 관통하는 비아홀을 형성하고, 구조물과 회로 기판을 전기적으로 연결하기 위해서 상기 비아홀을 통해 구조물로 부터 전기적 신호가 방출되는 마이크로 전자 부품이 동특허에 개시되어 있다. 더 상세하게는, 마이크로 전자 부품에서 비아홀이 있는 유리 기판은 실리콘 기판에 접착되고, 전도성 물질이 비아홀 내부로 채워지며, 따라서 외부 회로 기판은 전도성 물질을 통해 구조물과 전기적으로 연결된다.

<19> 그러나 이러한 방법은 전도성 물질이 비아홀 내부로 채워질 때 공기 방울이 전도성 물질 중에 생성될 수 있다. 이러한 공기 방울은 접촉 불량을 야기하고, 따라서 마이크로 전자 부품의 신뢰성이 떨어지게 되는 단점이 있다. 특히 비아홀의 지름을 작게 만들고 전자 부품을 작은 크기로 제작할 수록 공기 방울이 더 쉽게 형성되므로, 공기 방울이 형성되는 것을 피하기 위해서는 비아홀의 지름을 크게 만들어야 하고 이에 의해 해당 부품의 크기가 커지고 실장되는 표면의 크기도 커지는 문제점이 있다.

<20> 또한 전도성 물질의 열적 팽창 계수가 유리의 열적 팽창 계수와 다르므로 마이크로 전자 부품에서 열변화가 수반될 때 유리 기판에 균열이 발생할 수 있다



<21> 구조물로부터 신뢰할 수 있는 전자 신호를 방출하기 위해서 전도성 물질 대신에 비아홀의 내부 벽면상에 전도성 필름을 구비하는 것이 가능하다. 그러나, 이러한 방법은 비아홀이 샌드블레스팅에 의해서 유리 기판에 만들어 지는 경우라면 유리 조각이나 유리 부스러기 등이 실리콘 기판과 접합될 유리 기판의 표면에 생성될 수 있다. 이 때문에, 실리콘 기판과 유리 기판의 표면이 접합될 때, 실리콘 기판과 비아홀 사이에 유리 조각이나 유리 부스러기 등에 의한 단차부가 생성될 수 있다. 그 결과, 비아홀의 내부 벽면에 전도성 필름이 구비된 경우 단차부에 의해서 전도성 필름의 연결이 이루어지지 않을 수 있고 수득율이 감소하는 문제점이 있다.

<22> 이러한 문제점을 개선하기 위한 비아홀을 이용한 마이크로 전자 부품이 미국 특허 제6,391,742호에 개시되어 있다. 동 특허는 상술한 바와 유사하게 실리콘 기판, 유리 기판, 유리 기판에 제공된 비아홀, 및 전도성 필름을 구비한 마이크로 전자 부품을 개시한다. 도 1은 동특허의 주요 도면을 개시한 것이다. 도 1을 참조하면, 비아홀(30)이 유리 기판(20)을 관통해서 형성되고, 전도성 필름이 비아홀(30) 내부에 구비되며, 비아홀(30)의 내부 벽면은 유리 기판(20)에서 실리콘 기판(10)까지 연결된다. 이에 의해 유리 기판(20)과 실리콘 기판(10)간에 유리 조각 또는 유리 부스러기에 의해 발생하는 단선을 피할 수 있고, 전도성 필름에 의해서 시그널 방출부를 통해 구조물과 외부와 전기적으로 연결할 수 있다. 동 특허에서 솔더링 범프(60)는 유리 기판의 표면 상에 위치한 전도성 필름의 일부로 제공된다. 이 솔더링 범프(60)를 외부 회로 기판 상에 제공된 양극 패드에 접합함으로써 구조물이 외부 장비와 전기적으로 연결될 수 있다.

<23> 그러나 동 특허는 비아홀을 형성하기 위해 샌드블레스팅 방법을 사용함으로써 여전히 실리콘 기판과 접합되는 유리 기판의 하단부에 유리 조각이나 유리 부스러기 등이 생성되므로 실리콘 기판과의 전기 접속의 불량 문제가 남아 있다.

<24> 또한, 비아홀 내부에 전도성 필름을 형성하기 위해 결합 후 고 진공( $10^{-7}$  Torr 이하)의 증착장비로 스퍼터링(sputtering)할 경우 소자가 손상될 수 있으므로, 인접 전극간의 절연을 위한 수  $\mu\text{m}$  이상의 증착이 필요한 에칭의 경우에 곤란하고, 미세한 피치(pitch)의 구현이 어렵고 따라서 소자가 손상될 우려가 있다.

<25> 또한, 솔더 범프 형성을 위하여 별도로 언더 범프 메탈(under bump metallization)의 형성이 필요하고, 범프의 형성이 곤란하며 실크 스크린(silk screen) 또는 도금 공정의 경우 전도성 필름이 손상하거나 오염되는 문제점이 있다.

<26> 또한 동특허의 마이크로 전자 부품을 외부 회로 기판과 조립하는 경우에 셀프얼라인먼트(self-alignment)가 불가능하므로 위치 제어가 곤란한 문제가 있다.

**【발명이 이루고자 하는 기술적 과제】**

<27> 본 발명은 상기와 같은 문제점을 해결하기 위하여 착안된 것으로서, 비아홀이 형성된 유리 기판에 솔더볼을 배치하여 반도체 기판과 전기적으로 연결되고 또한 외부 회로 기판과도 전기적으로 연결될 수 있으며 비아홀에서 발생할 수 있는 리크(leak)를 방지하는 기능도 구비한 칩의 크기가 작은 마이크로 전자 기계 시스템의 제조 방법을 제공하는데 그 목적이 있다.

## 【발명의 구성 및 작용】

- <28>       상기와 같은 목적을 달성하기 위한 본 발명의 마이크로 전자 기계 시스템의 제조 방법은, (a)반도체 기판 상부에 절연막을 패터닝하여 형성하는 단계, (b)상기 절연막 상부에 구조층을 형성하고 식각하는 단계, (c)상기 구조층 상부의 소정 위치에 언더 범프 메탈을 패터닝하여 형성하는 단계, (d)유리 기판에 상기 구조층의 언더 범프 메탈에 상응하는 위치에 상부 지름이 하부 지름보다 큰 비아홀을 형성하고, 상기 유리 기판이 상기 구조층의 구조물을 보호하는 진공실을 형성하면서 상기 구조층의 상부에 접착되는 단계, 및 (e)상기 비아홀로 솔더볼을 배치하고 용융하여 상기 언더 범프 메탈과 상기 솔더볼이 결합하는 단계를 포함한다.
- <29>       (b)단계에서 상기 구조층은 식각을 위해 ICP-RIE방법을 사용하여 형성하는 것이 바람직하다.
- <30>       (d)단계에서, 상기 비아홀은 샌드 블래스팅, 레이저 어블레이션, 및 웨트(wet) 에칭의 방법 중 어느 하나의 방법에 의해서 형성된다.
- <31>       또한, (d)단계에서, 상기 유리 기판은 양극 접합 방법 및 솔더링 방법 중 어느 하나의 방법에 의해서 상기 구조층의 상부에 접합된다.
- <32>       (d)단계는, 상기 구조층의 상부에 접착되는 산화막을 제거하는 단계를 더 포함하는 것이 바람직하고, 산화막을 제거 하는 방법은 플렉스를 프린트 하는 방법 및 비활성 기체 분위기에서 플렉스 없이 용융하는 방법 중 어느 하나이다.
- <33>       (a)단계에서, 상기 반도체 기판은 실리콘 기판인 것이 바람직하다.

- <34> (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것이 바람직하다.
- <35> (c)단계에서, 상기 언더 범프 메탈은 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것이 바람직하다.
- <36> (e)단계에서, 상기 솔더볼은 Sn/Pb합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것이 바람직하다.
- <37> 또한, 본 발명의 또다른 마이크로 전자 기계 시스템의 제조 방법은, (a)반도체 기판 상부에 절연막을 패터닝하여 형성하는 단계, (b)상기 절연막 상부에 구조층을 형성하고 식각하는 단계, (c)유리 기판의 소정 위치에 상부 지름이 하부 지름보다 큰 비아홀을 형성하고, 상기 구조층의 상부에 상기 유리 기판이 상기 구조층의 구조물을 보호하는 진공실을 형성하면서 접착되는 단계, (d)상기 비아홀 하단에 언더 범프 메탈을 패터닝하여 형성하고, 상기 비아홀의 내측벽에 비아 사이드 메탈을 패터닝하여 형성하는 단계, 및 (e)상기 비아홀로 솔더볼을 배치하고 용융하여 상기 언더 범프 메탈 및 상기 비아 사이드 메탈과 상기 솔더볼이 결합하는 단계를 포함한다.
- <38> (b)단계에서 상기 구조층은 식각을 위해 ICP-RIE방법을 사용하여 형성하는 것이 바람직하다.

- <39> (c)단계에서 상기 비아홀은 샌드 블래스팅, 레이저 어블레이션, 및 웨트 에칭의 방법 중 어느 하나의 방법에 의해서 형성된다.
- <40> 또한, (c)단계에서, 상기 유리 기판은 양극 접합 방법 및 솔더링 방법 중 어느 하나의 방법에 의해서 상기 구조층의 상부에 접합되는 것이 바람직하다.
- <41> (d)단계는, 상기 구조층의 상부에 접촉되는 산화막을 제거하는 단계를 더 포함하는 것이 바람직하고, 산화막을 제거 하는 방법은 플렉스를 프린트 하는 방법 및 비활성 기체 분위기에서 플렉스 없이 용융하는 방법 중 어느 하나이다.
- <42> (a)단계에서, 상기 반도체 기판은 실리콘 기판이다.
- <43> (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된다.
- <44> (d)단계에서, 상기 언더 범프 메탈 및 상기 비아 사이드 메탈은 각각 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된다.
- <45> (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된다.
- <46> 이하 첨부 도면을 참조하여 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법의 바람직한 실시예를 상세히 설명한다.

<47> 도 2는 본 발명에 따라 제조된 마이크로 전자 기계 시스템의 일 실시예를 도시한 것이다. 도 2를 참조하면, 본 발명에 따라 제조된 마이크로 전자 기계 시스템은 반도체 기판(100), 반도체 기판 상부에 형성된 구조층(200), 구조층 상부의 소정 위치에 형성된 언더 범프 메탈(under bump metal)(500a), 구조층 상의 구조물을 보호하는 진공실(401)을 형성하며 언더 범프 메탈(500a)에 대응하는 위치에 비아홀(600)이 형성된 유리 기판(400)을 포함하며, 비아홀(600) 내부로 솔더볼(solder ball)(700)이 배치되고 용융되어 언더 범프 메탈(500a)과 솔더볼(700)이 결합한 것이다.

<48> 도 3은 도 2에 도시된 본 발명에 따라 제조된 마이크로 전자 기계 시스템에 솔더볼 대신 솔더 페이스트(solder paste, 900)를 디스펜싱(dispensing)한 경우를 도시한 것으로, 그 구성은 도 2에 도시된 마이크로 전자 기계 시스템과 동일하다.

<49> 도 4는 본 발명에 따라 제조된 마이크로 전자 기계 시스템의 또다른 실시예를 도시한 것이다. 도 4를 참조하면, 본 발명에 따라 제조된 마이크로 전자 기계 시스템은 반도체 기판(100), 반도체 기판 상부에 형성된 구조층(200), 구조층 상부의 소정 위치에 형성된 언더 범프 메탈(under bump metal)(500a), 구조층 상의 구조물을 보호하는 진공실(401)을 형성하며 언더 범프 메탈(500a)에 대응하는 위치에 비아홀(600)이 형성된 유리 기판(400)을 포함하며, 비아홀(600)의 내측 벽에 비아 사이드 메탈(via side metal)(500b)이 구비되어 있으며, 비아홀(600) 내부로 솔더볼(solder ball)(700)이 배치되고 용융되어 언더 범프 메탈(500a) 및 비아 사이드 메탈(500b)과 솔더볼(700)이 결합한 것이다.

- <50> 반도체 기판(100)은 실리콘 기판이 바람직하고, 절연막(200)은 Cr/Au 합금, Ti/Au 합금, 또는 Cr/Ni/Au 합금 중 어느 하나로 구성된다.
- <51> 언더 범프 메탈(500a) 및 비아 사이드 메탈(500b)은 각각 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금, 또는 Cu/Ni/Au 합금 중 어느 하나로 구성된다. 솔더 볼(700)은 Sn/Pb 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 또는 Sn/Zn 합금 중에서 어느 하나로 구성된다.
- <52> 도 5는 본 발명에 따라 제조된 마이크로 전자 기계 시스템이 다이싱된 것을 도시한 것이다.
- <53> 도 6a 내지 도 6f는 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법의 일 실시예를 보다 구체적으로 도시화한 것이다.
- <54> 먼저, 도 6a에 도시한 바와 같이 실리콘 기판인 반도체 기판(100) 상에 절연막(200, 또는 희생층, sacrificial layer)을 형성하고, 그 위에 구조층(300)을 형성하고 식각한다. 구조층(300)은 자이로스코프 센서, 가속도 센서 또는 그 외 웨이퍼 레벨 패키징(wafer level packaging)이 가능한 구조물을 ICP-RIE (Inductively coupled plasma-reaction ion etching)의 공정으로 구조층에 형성한다.
- <55> 도 6b와 같이 구조층(300)의 상부에 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금, 또는 Cu/Ni/Au 합금 중 어느 하나의 합금을 증착한 후 이를 패터닝

(patterning)하여 구조층(300) 상의 소정 위치에 언더 범프 메탈(500a)을 형성한다.

<56> 도 6c와 같이 구조층(300)위로 유리 기판(400)을 양극 접합(anodic bonding)의 방법으로 접합한다. 양극 접합의 방법 대신에 솔더링의 방법을 사용하여 구조층(300)과 유리 기판(400)을 접합할 수도 있다. 양극 접합은 예를 들면, 유리 제품에 실리콘 및 산화가 될 수 있는 막을 입힌 기판에 전극을 연결하고, 수백 볼트 이상의 전압을 인가함으로써 계면에 산화막을 형성하여 접합이 이루어지는 방법이다. 솔더링의 방법은 접착제를 사용하는 접착 본딩 방법의 일종으로서, 솔더를 증착하거나 도금, 프린팅 방법 등으로 형성한 후 열을 가해 본딩하는 방법이다.

<57> 솔더볼을 용융하는 경우, 산화막의 제거를 위해 플럭스(flux)를 프린트(print)하거나 디스펜싱(dispensing)한다. 또는 플럭스없이 Ar, N<sub>2</sub> 등의 비활성 기체 분위기 하에서 용융하는 것도 가능하다.

<58> 도 6d와 같이 솔더볼 플레이스먼트(solder ball placement) 장치를 이용하여 솔더볼(700)을 비아홀로 배치한다. 유리 기판에 샌드 블래스팅을 이용하여 비아홀을 형성하는 경우, 비아홀의 모양은 유리 기판 상부에 형성된 지름이 유리 기판과 구조층이 맞닿은 면에 형성된 지름보다 더 큰 역삼각형의 모양이 된다. 이러한 역삼각형의 모양때문에 솔더볼을 배치할 때 솔더볼이 용이하게 비아홀로 자리를 잡을 수 있는 장점이 있다. 그 다음, 레이저를 이용해 비아홀에 배치된 솔더볼(700)을 언더 범프 메탈(500a)과 접촉시키거나 또는 적절한 압력을 가해서 솔더볼(700)을 언더 범프 메탈(500a)과 접촉시킨다.



<59> 도 6e와 같이 비활성 기체 분위기 하에서 솔더볼(700)의 용융점 이상의 온도로 마이크로 전자 기계 시스템을 가열하여 솔더볼(700)과 언더 범프 메탈(500a)이 열적 화학결합을 이루게 하여 결합시킨다. 이렇게 솔더볼(700)과 언더 범프 메탈(500a)이 접촉하면서 비아홀에 전도성 필름을 형성할 필요가 없이 마이크로 전자 기계 시스템과 이와 접합될 외부 기판이 전기적으로 연결될 수 있다. 따라서, 종래 샌드 블러스팅 또는 그 외의 방법으로 비아홀을 형성하는 과정 중에 유리 기판과 맞닿은 실리콘 기판 상에 비아홀을 형성하면서 발생한 유리 조각이나 유리 부스러기 등에 의하여 비아홀 내벽에 단차부가 형성되어 단선이 발생하던 것과 비교될 수 있다. 또한, 솔더볼(700)과 언더 범프 메탈(500a)이 결합하고 비아 사이트에 밀착됨으로써, 비아홀 중 솔더볼(700) 아래의 빈 공간 및 단차부에 의한 리크가 발생하는 것을 차단할 수 있는 장점이 있다.

<60> 솔더볼(700)과 언더 범프 메탈(500a)이 결합한 마이크로 전자 기계 시스템의 잔여물을 제거하고 다이싱(dicing)한다. 플렉스를 사용한 경우에는 플렉스를 제거하기 위해 클리닝하고, 플렉스 없이 용융한 경우에는 별도의 클리닝 과정을 거치지 않고 시스템을 다이싱한다. 다이싱을 행한 후의 마이크로 전자 기계 시스템의 일 실시예가 도 5에 도시되어 있다.

<61> 도 6f와 같이 상기한 바와 같이 제조된 본 발명에 따른 마이크로 전자 기계 시스템은 플립칩(flip-chip) 방식에 의해서 외부 PCB기판(800)과 접합될 수 있다. 마이크로 전자 기계 시스템을 플립하여 솔더볼(700)이 외부 PCB기판(800)의 소정 위치에 오도록 배치한 후, 솔더볼(700)의 용융점 이상의 온도로 가열하여 용융시킴으로써 솔더볼(700)과 외부 PCB기판(800)이 결합하도록 한다.

- <62> 도 7 및 도 8은 본 발명에 따른 마이크로 전자 기계 시스템 제조 방법의 일 실시예의 흐름도를 도시한 것이다.
- <63> 도 7을 참조하면, 먼저 절연막 및 구조층을 형성하고(S110), UBM(언더 범프 메탈)을 구조층의 상부에 증착하고(S210), 유리 기판을 구조층으로 접착한 다음(S310), 유리 기판 상의 비아홀에 솔더볼을 배치한 후(S410) 이를 용융하여(S510) 본 발명에 따른 마이크로 전자 기계 시스템을 제조한다.
- <64> 도 8을 참조하면, 먼저 절연막(또는 희생층, sacrificial layer) 및 구조층을 형성하고(S610), 유리 기판을 접착한 다음(S710), 유리 기판 상의 비아홀 내 측벽에 비아 사이드 메탈을 증착하고 비아홀 내부로 UBM을 증착한 후(S810), 비아홀로 솔더볼을 배치하여(S910) 이를 용융함으로써(S1010) 본 발명에 따른 마이크로 전자 기계 시스템을 제조한다.
- <65> 도 8을 참조하여 본 발명에 따른 마이크로 전자 기계 시스템의 제조 방법을 상세히 설명하면 다음과 같다.
- <66> 먼저 실리콘 기판인 반도체 기판 상에 절연막을 형성하고, 그 위에 구조층을 형성한다. 구조층은 자이로스코프 센서, 가속도 센서 또는 그 외 웨이퍼 레벨 패키징(wafer level packaging)이 가능한 구조물을 ICP-RIE (Inductively coupled plasma-reaction ion etching)의 공정으로 구조층에 형성한다.
- <67> 구조층 위로 유리 기판을 양극 접합의 방법으로 접합한다. 양극 접합의 방법 대신에 솔더링의 방법을 사용하여 구조층과 유리 기판을 접합할 수도 있다.

- <68> 비아홀과 구조층이 만나는 면상에 언더 범프 메탈을, 비아홀의 내측벽에 비아 사이드 메탈을 형성한다. 언더 범프 메탈은 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 중 어느 하나의 합금을, 비아 사이드 메탈은 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 또는 Cu/Ni/Au 합금 중 어느 하나의 합금을 증착한 후 이를 패터닝(patterning)하여 형성한다.
- <69> 솔더볼을 용융하는 경우, 산화막의 제거를 위해 플럭스(flux)를 프린트(print)하거나 디스펜싱(dispensing)한다. 또는 플럭스없이 Ar, N<sub>2</sub> 등의 비활성 기체 분위기 하에서 용융하는 것도 가능하다.
- <70> 솔더볼 플레이스먼트(solder ball placement) 장치를 이용해서 솔더볼을 비아홀로 배치한다. 유리 기판에 샌드 블래스팅을 이용하여 비아홀을 형성하는 경우, 비아홀의 모양은 유리 기판 상부에 형성된 지름이 유리 기판과 구조층이 맞닿은 면에 형성된 지름보다 더 큰 역삼각형의 모양이 된다. 이러한 역삼각형의 모양때문에 솔더볼을 배치할 때 솔더볼이 용이하게 비아홀로 자리를 잡을 수 있는 장점이 있다. 그 다음, 레이저를 이용해 비아홀에 배치된 솔더볼을 언더 범프 메탈 및 비아 사이드 메탈과 접촉시키거나 또는 적절한 압력을 가해서 솔더볼을 언더 범프 메탈 및 비아 사이드 메탈과 접촉시킨다.
- <71> 비활성 기체 분위기 하에서 솔더볼의 용융점 이상의 온도로 마이크로 전자 기계 시스템을 가열하여 솔더볼과 언더 범프 메탈 및 비아 사이드 메탈이 열적 화학결합을 이루게 하여 결합시킨다. 이렇게 솔더볼과 언더 범프 메탈 및 비아 사이드 메탈이 접촉하면서 비아홀에 전도성 필름을 형성할 필요가 없이 마이크로 전자 기계 시스템과 이와 접합될 외부 기판이 전기적으로 연결될 수 있다. 따라

서, 종래 샌드 블러스팅 또는 그 외의 방법으로 비아홀을 형성하는 과정 중에 유리 기판과 맞닿은 실리콘 기판 상에 비아홀을 형성하면서 발생한 유리 조각이나 유리 부스러기 등에 의하여 비아홀 내벽에 단차부가 형성되어 단선이 발생하던 것과 비교될 수 있다. 또한, 솔더볼과 언더 범프 메탈 및 비아 사이드 메탈이 결합함으로써, 비아홀 중 솔더볼 아래의 빈 공간 및 단차부에 의한 리크가 발생하는 것을 차단할 수 있는 장점이 있다.

<72> 솔더볼과 언더 범프 메탈 및 비아 사이드 메탈이 결합한 마이크로 전자 기계 시스템의 잔여물을 제거하고 다이싱(dicing)한다. 플렉스를 사용한 경우에는 플렉스를 제거하기 위해 클리닝하고, 플렉스 없이 용융한 경우에는 별도의 클리닝 과정을 거치지 않고 시스템을 다이싱한다. 다이싱을 행한 후의 마이크로 전자 기계 시스템의 일 실시예가 도 5에 도시되어 있다.

<73> 상기한 바와 같이 제조된 본 발명에 따른 마이크로 전자 기계 시스템은 플립칩(flip-chip) 방식에 의해서 외부 PCB기판과 접합될 수 있다. 마이크로 전자 기계 시스템을 플립하여 솔더볼이 외부 PCB기판의 소정 위치에 오도록 배치한 후, 솔더볼의 용융점 이상의 온도로 가열하여 용융시킴으로써 솔더볼과 외부 PCB기판이 결합하도록 한다.

<74> 상기 본 발명의 실시예에 따른 마이크로 전자 기계 시스템은 비아홀의 가공 공정 중 샌드 블래스팅에 의해 발생하고 반도체 기판 상의 구조층과 결합되는 유리 기판의 하단부의 유리 조각이나 유리 부스러기에 의해 발생하는 또는 단차부에 의한 반도체 기판과의 전기적 연결의 불량 문제가 해결되는 장점이 있다. 또한 종래 비아홀 내측벽에 전도성 필름을 형성하기 위해 고 진공( $10^{-7}$  Torr 이하

)의 증착 장비에서 스퍼터링할 경우 시스템의 손상의 염려가 있었으나, 본 발명에 따른 마이크로 전자 기계 시스템은 언더 범프 메탈과 비아 사이드 메탈을 솔더볼과 용융시켜서 전기적 연결을 행하므로 전도성 필름을 형성할 필요가 없다.

<75> 또한, 솔더볼이 경사진 비아홀에 위치되므로 솔더볼의 배치시 용이하고, 외부 PCB를 조립하는 경우에도 유리 기판 상으로 범프를 형성하는 솔더볼때문에 소정 위치에 배치하는 것이 용이하여 위치 제어가 쉬운 장점이 있다.

#### 【발명의 효과】

<76> 이상에서 설명한 바와 같은 본 발명에 따른 솔더볼을 이용한 마이크로 전자 기계 시스템에 따르면, 솔더볼과 언더 범프 메탈 또는 비아 사이드 메탈이 결합하여 마이크로 전자 기계 시스템 내부의 전기적 시그널을 외부 전기 구성 요소와 연결함으로써, 전기적 연결의 불량율을 제거할 수 있고 플립칩의 구현이 가능하며 따라서 완성품의 소형화가 가능한 효과가 있다. 또한, 와이어 본딩(wire bonding)의 생략이 가능하고 솔더볼을 경사진 비아홀로 자동으로 배치하는 것이 용이하여 자동화가 용이하므로 수득율 및 비용 절감이 가능한 효과가 있다. 또한, 유리 기판의 비아홀의 단차부 등에 의한 리크를 솔더볼에 의하여 방지할 수 있어 성능이 향상되는 효과가 있으며, 플립칩의 형태로 외부 PCB에 용이하게 배치할 수 있어서 조립이 용이하고 고집적화 및 소형화의 구현이 가능하므로 단위 면적당 시그널의 입출력 단자를 작게 또 많이 만들 수 있는 효과가 있다. 또한 별도의 다이 어태치(die attach)가 불필요하여 조립 위치의 정밀도를 향상시킬 수 있는 부가적인 효과도 제공한다.

<77>       이상에서는 본 발명의 바람직한 실시예에 대해서 도시하고 설명하였으나, 본 발명은 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 범위 내에 있게 된다.

**【특허청구범위】**

**【청구항 1】**

- (a)반도체 기판 상부에 절연막을 패터닝하여 형성하는 단계;
- (b) 상기 절연막 상부에 구조층을 형성하고 식각하는 단계;
- (c)상기 구조층 상부의 소정 위치에 언더 범프 메탈을 패터닝하여 형성하는 단계;
- (d) 유리 기판에 상기 구조층의 언더 범프 메탈에 상응하는 위치에 상부 지름이 하부 지름보다 큰 비아홀을 형성하고, 상기 유리 기판이 상기 구조층의 구조물을 보호하는 진공실을 형성하면서 상기 구조층의 상부에 접촉되는 단계; 및
- (e)상기 비아홀로 솔더볼을 배치하고 용융하여 상기 언더 범프 메탈과 상기 솔더볼이 결합하는 단계;를 포함하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 2】**

제 1항에 있어서,

상기 (b)단계에서, 상기 구조층은 식각을 위해 ICP-RIE방법을 사용하여 형성하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 3】**

제 1항에 있어서,

상기 (d)단계에서, 상기 비아홀은 샌드 블래스팅, 레이저 어블레이션, 및 웨트 에칭의 방법 중 어느 하나의 방법에 의해서 형성되는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 4】**

제 1항에 있어서,

상기 (d)단계에서, 상기 유리 기판은 양극 접합 방법 및 솔더링 방법 중 어느 하나의 방법에 의해서 상기 구조층의 상부에 접합되는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 5】**

제 1항에 있어서,

상기 (d)단계는, 상기 구조층의 상부에 접촉되는 산화막을 제거하는 단계를 더 포함하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 6】**

제 5항에 있어서,

상기 산화막을 제거 하는 방법은 플렉스를 프린트 하는 방법 및 비활성 기체 분위기에서 플렉스 없이 용융하는 방법 중 어느 하나인 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 7】**

제 1항에 있어서,



상기 (a)단계에서, 상기 반도체 기판은 실리콘 기판인 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 8】**

제 1항에 있어서,

상기 (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

**【청구항 9】**

제 1항에 있어서,

상기 (c)단계에서, 상기 언더 범프 메탈은 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

**【청구항 10】**

제 1항에 있어서,

상기 (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

**【청구항 11】**

- (a)반도체 기판 상부에 절연막을 패터닝하여 형성하는 단계;
- (b) 상기 절연막 상부에 구조층을 형성하고 식각하는 단계;
- (c)유리 기판의 소정 위치에 상부 지름이 하부 지름보다 큰 비아홀을 형성하고, 상기 구조층의 상부에 상기 유리 기판이 상기 구조층의 구조물을 보호하는 진공실을 형성하면서 접착되는 단계;
- (d) 상기 비아홀 하단에 언더 범프 메탈을 패터닝하여 형성하고, 상기 비아홀의 내측벽에 비아 사이드 메탈을 패터닝하여 형성하는 단계; 및
- (e)상기 비아홀로 솔더볼을 배치하고 용융하여 상기 언더 범프 메탈 및 상기 비아 사이드 메탈과 상기 솔더볼이 결합하는 단계;를 포함하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 12】**

- 제 11항에 있어서,
- 상기 (b)단계에서, 상기 구조층은 식각을 위해 ICP-RIE방법을 사용하여 형성하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 13】**

- 제 11항에 있어서,
- 상기 (c)단계에서, 상기 비아홀은 샌드 블래스팅, 레이저 어블레이션, 및 웨트 에칭의 방법 중 어느 하나의 방법에 의해서 형성되는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 14】**

제 11항에 있어서,

상기 (c)단계에서, 상기 유리 기판은 양극 접합 방법 및 솔더링 방법 중 어느 하나의 방법에 의해서 상기 구조층의 상부에 접합되는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 15】**

제 11항에 있어서,

상기 (d)단계는, 상기 구조층의 상부에 접촉되는 산화막을 제거하는 단계를 더 포함하는 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 16】**

제 15항에 있어서,

상기 산화막을 제거 하는 방법은 플렉스를 프린트 하는 방법 및 비활성 기체 분위기에서 플렉스 없이 용융하는 방법 중 어느 하나인 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 17】**

제 11항에 있어서,

상기 (a)단계에서, 상기 반도체 기판은 실리콘 기판인 것을 특징으로 하는 마이크로 전자 기계 시스템 제조 방법.

**【청구항 18】**

제 11항에 있어서,

상기 (b)단계에서, 상기 절연막은 Cr/Au 합금, Ti/Au 합금, 및 Cr/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

**【청구항 19】**

제 11항에 있어서,

상기 (d)단계에서, 상기 언더 범프 메탈 및 상기 비아 사이드 메탈은 각각 Cr/Au 합금, Ti/Au 합금, Cr/Ni/Au 합금 및 Cu/Ni/Au 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

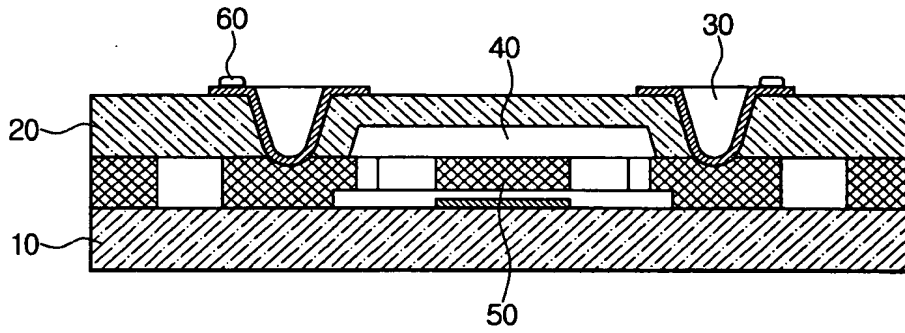
**【청구항 20】**

제 1항에 있어서,

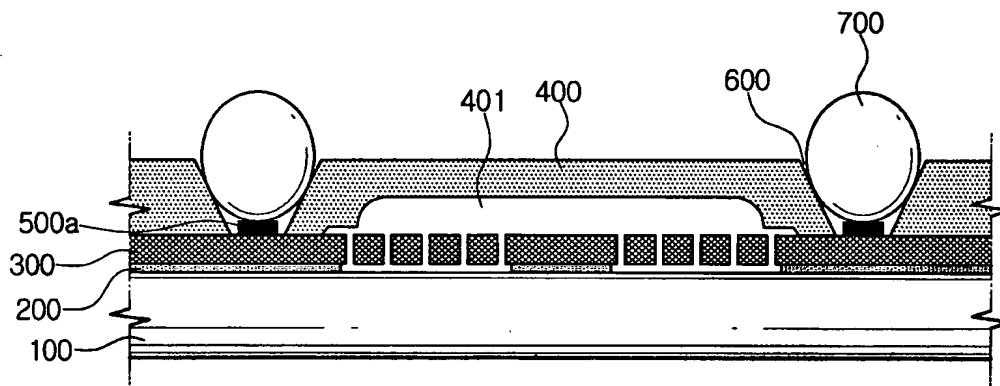
상기 (e)단계에서, 상기 솔더볼은 Sn/Pb 합금, In/Sn 합금, Au/Sn 합금, Ag/Cu 합금, In/Ag 합금, In/Bi 합금, Sn/Bi 합금, Sn/Cu 합금, Ag/Sn 합금, Sn/Ag/Cu 합금, Sn/Ag/Cu/Bi 합금, Sn/Ag/Bi 합금, 및 Sn/Zn 합금으로 구성된 그룹 중에서 선택된 어느 하나로 구성된 것을 특징으로 하는 마이크로 전자 기계 시스템.

【도면】

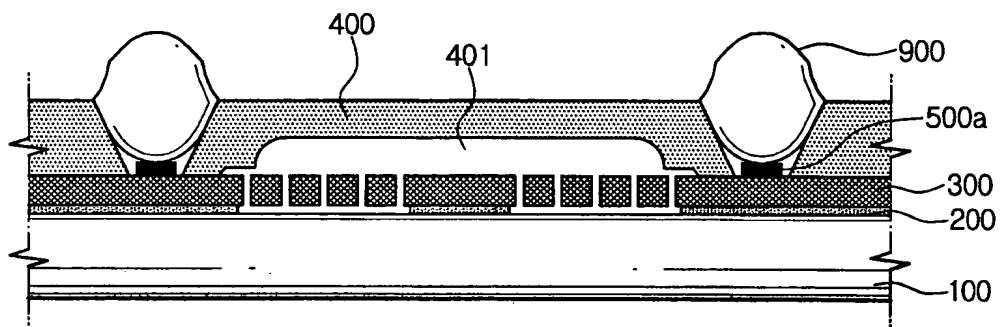
【도 1】



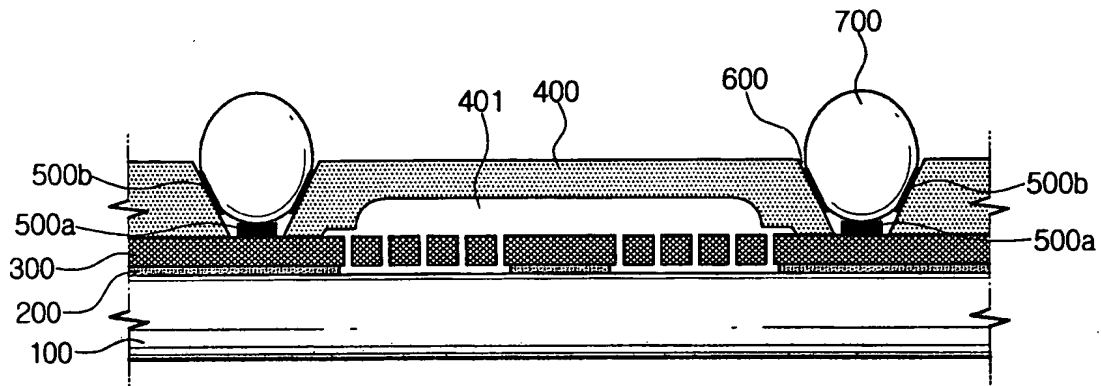
【도 2】



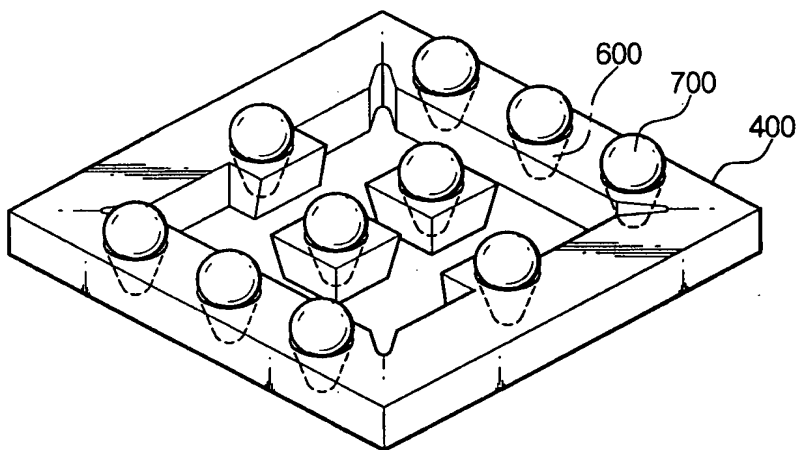
【도 3】



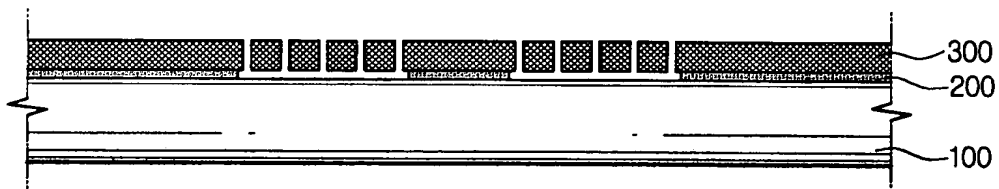
【도 4】



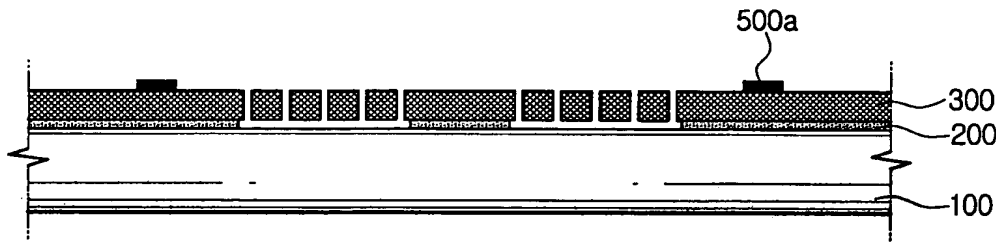
【도 5】



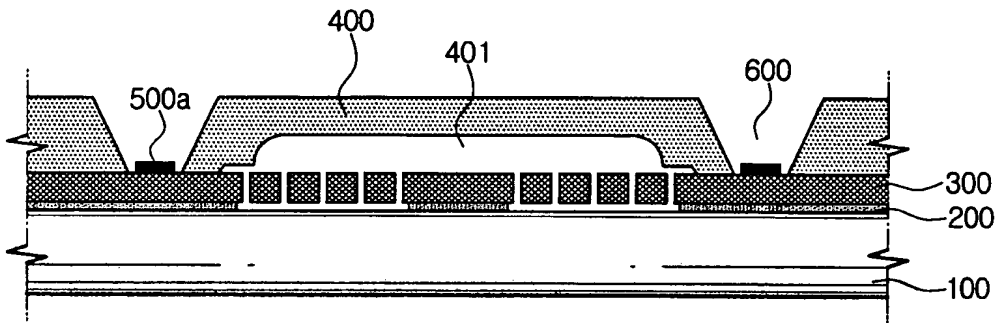
【도 6a】



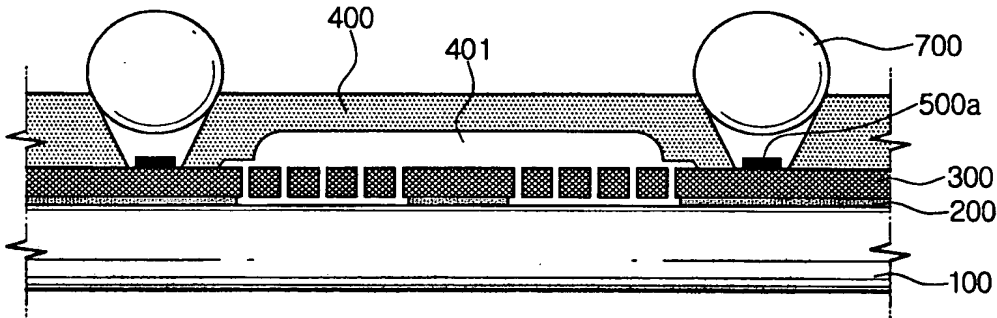
【도 6b】



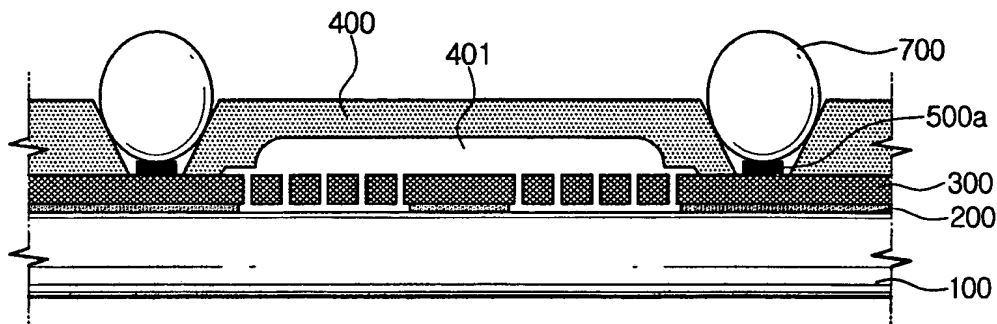
【도 6c】



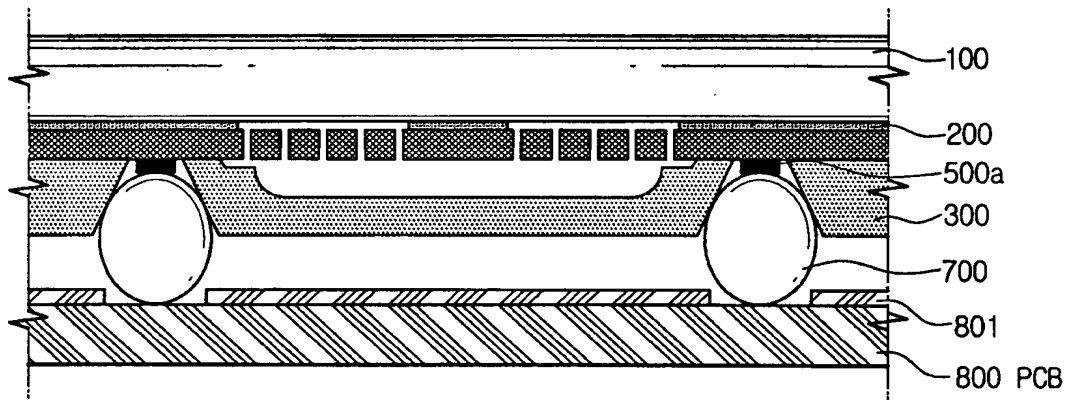
【도 6d】



【도 6e】

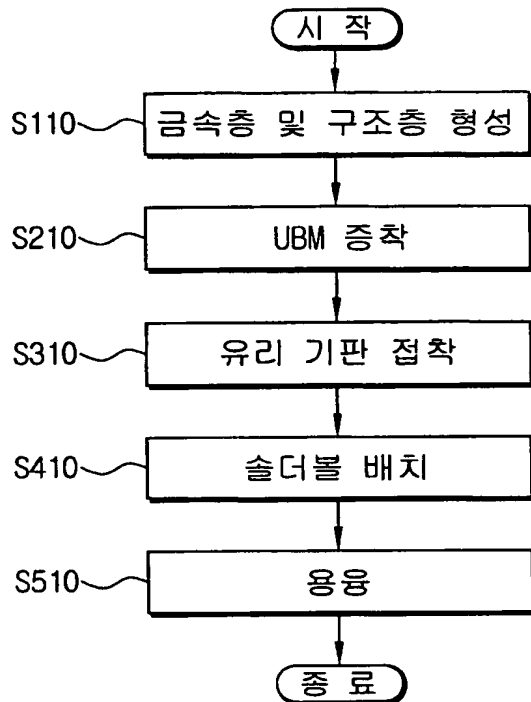


【도 6f】





【도 7】



【도 8】

